PH \$ 5/17/00



501.37854X00

### PATING THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): T. NAKATA, et al

Serial No.:

09/437,265

Filed:

November 10, 1999

For:

METHOD FOR MEASURING DIMENSIONS AND ALIGNMENT

OF THIN FILM MAGNETIC HEAD AND APPARATUS

THEREFOR

Group:

2862

Examiner:

#### LETTER

Assistant Commissioner for Patents Washington, D.C. 20231

December 14, 1999

Sir:

Under the provisions of 35 U.S.C. and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on:

Japanese Patent Application No. 10-331297, filed November 20, 1998

The certified copy of said Japanese application is attached hereto.

Respectfully submitted,

Melvin Kraus

Registration No. 22,466

ANTONELLI, TERRY, STOUT & KRAUS, LLP

MK/cee Attachment (703) 312-6600

3-98658=5



## 日本国特許庁

# PATENT OFFICE JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

1998年11月20日

出 願 番 号 Application Number:

平成10年特許願第331297号

株式会社日立製作所

1999年10月29日

特許庁長官 Commissioner, Patent Office



【書類名】

特許願

【整理番号】

Y3147

【提出日】

平成10年11月20日

【あて先】

特許庁長官殿

【国際特許分類】

G11B 5/33

【発明の名称】

薄膜磁気ヘッド寸法・配列測定方法および薄膜磁気ヘッ

ド寸法・配列測定装置

【請求項の数】

14

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立

製作所 生産技術研究所内

【氏名】

中田 俊彦

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立

製作所 生産技術研究所内

【氏名】

笹澤 秀明

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立

製作所 生產技術研究所内

【氏名】

古澤 賢司

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立

製作所 生產技術研究所内

【氏名】

森里 美奈子

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立

製作所 生產技術研究所内

【氏名】

山倉 英雄

【発明者】

神奈川県横浜市戸塚区吉田町292番地 株式会社日立 【住所又は居所】

製作所 生産技術研究所内

【氏名】

田村 利夫

【特許出願人】

【識別番号】

000005108

【氏名又は名称】 株式会社日立製作所

【代理人】

【識別番号】

100078134

【弁理士】

【氏名又は名称】 武 顕次郎

【電話番号】

03-3591-8550

【手数料の表示】

【予納台帳番号】

006770

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9003102

【プルーフの要否】

要

#### 【書類名】 明細書

【発明の名称】 薄膜磁気ヘッド寸法・配列測定方法および薄膜磁気ヘッド寸法

·配列測定装置

#### 【特許請求の範囲】

【請求項1】 光源から発せられた波長300nm台以下、好ましくは波長200nm台の光で、基板上に形成された磁気抵抗効果素子と研磨加工用抵抗検知素子を照明し、該素子からの反射光を結像して画像を形成して、該画像を光電変換して画像信号に変換し、該画像信号から上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子の幾何学的情報を求めることを特徴とする薄膜磁気ヘッド寸法・配列測定方法。

【請求項2】 請求項1記載において、

上記光は、波長248nmであることを特徴とする薄膜磁気ヘッド寸法・配列 測定方法。

【請求項3】 請求項1記載において、

上記光は、波長266nmであることを特徴とする薄膜磁気ヘッド寸法・配列 測定方法。

【請求項4】 請求項1記載において、

上記光は、波長213nmであることを特徴とする薄膜磁気ヘッド寸法・配列 測定方法。

【請求項5】 請求項1記載において、

上記幾何学的情報は、素子寸法、あるいは素子配列誤差を含むことを特徴とする薄膜磁気ヘッド寸法・配列測定方法。

【請求項6】 請求項1記載において、

上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子は、端面保護膜で覆われていることを特徴とする薄膜磁気ヘッド寸法・配列測定方法。

【請求項7】 光源から発せられた波長300nm台以下、好ましくは波長200nm台の光で、基板上に形成された磁気抵抗効果素子と研磨加工用抵抗検知素子を照明し、該素子からの反射光を参照光と干渉させ、生じた干渉光を結像して画像を形成して、該画像を光電変換して画像信号に変換し、該画像信号から

上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子の幾何学的情報を求めることを特徴とする薄膜磁気ヘッド寸法・配列測定方法。

【請求項8】 光源と、

該光源からの波長300nm台以下、好ましくは波長200nm台の光で、基板上に形成された磁気抵抗効果素子と研磨加工用抵抗検知素子を照明する照明手段と、

該素子からの反射光を結像する結像手段と、

該結像手段で得られた画像を画像信号に光電変換する撮像手段と、

上記画像信号から上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子の幾何学的情報を求める幾何学的情報検出手段と、

からなることを特徴とする薄膜磁気ヘッド寸法・配列測定装置。

【請求項9】 請求項8記載において、

上記光は、波長248nmであることを特徴とする薄膜磁気ヘッド寸法・配列 測定装置。

【請求項10】 請求項8記載において、

上記光は、波長266nmであることを特徴とする薄膜磁気ヘッド寸法・配列 測定装置。

【請求項11】 請求項8記載において、

上記光は、波長213nmであることを特徴とする薄膜磁気ヘッド寸法・配列 測定装置。

【請求項12】 請求項8記載において、

上記幾何学的情報は、素子寸法、あるいは素子配列誤差を含むことを特徴とする薄膜磁気ヘッド寸法・配列測定装置。

【請求項13】 請求項8記載において、

上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子は、端面保護膜で覆われていることを特徴とする薄膜磁気ヘッド寸法・配列測定装置。

【請求項14】 光源と、

該光源からの波長300nm台以下、好ましくは波長200nm台の光で、基板上に形成された磁気抵抗効果素子と研磨加工用抵抗検知素子を照明する照明手

段と、

上記素子からの反射光を参照光と干渉させ干渉光を生じさせる干渉手段と、

上記干渉光を結像する結像手段と、

該結像手段で得られた画像を画像信号に光電変換する撮像手段と、

上記画像信号から上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子の幾何 学的情報を求める幾何学的情報検出手段と、

からなることを特徴とする薄膜磁気ヘッド寸法・配列測定装置。

#### 【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、基板上に誘導形磁気変換素子や磁気抵抗効果素子を積層した薄膜磁気へッドのための寸法・配列測定方法および寸法・配列測定装置に係り、特に、磁気抵抗効果素子の寸法、配列を高精度に測定するための測定方法とその装置に関するものである。

[0002]

#### 【従来の技術】

近年、磁気ディスク装置においては、小形・大容量化が進んでおり、現在3.5インチと2.5インチサイズのディスクを用いた小形磁気ディスク装置が主流になっている。このような小形磁気ディスク装置ではディスクの回転速度が低いため、再生出力がディスク速度に依存する磁気誘導型ヘッドにおいては、再生出力の低下が問題になる。これに対し、磁界の変化によって抵抗値が変化する磁気抵抗効果素子(以下、MR素子と呼ぶ、MR:Magneto-resistive )を用いた磁気抵抗効果形ヘッド(以下、MRヘッドと呼ぶ)では、再生出力がディスク速度に依存しないため、小形磁気ディスク装置においても高い再生出力を得ることができる。また、MRヘッドでは、高密度化に伴う狭トラック化に対しても磁気誘導形磁気ヘッドと比べて高い再生出力を得られることから、小形化・大容量化に適した磁気ヘッドであると考えられている。

[0003]

ところで、MRヘッドでは、磁界の変化に起因するMR素子の抵抗値変化を検

出するため、磁気ヘッドスライダのディスクに対向する面(以下、これを浮上面と呼ぶ)にMR素子を露出させて使用する構造が、最も再生効率が高い。このような浮上面にMR素子が露出するMRヘッドでは、浮上面加工時にMR素子の一部を加工(研磨加工)して、浮上面に露出させる。そして、MR素子の浮上面と直角方向の寸法をMR素子高さ(h<sub>MR</sub>)と呼び、このMR素子高さは研磨加工時に加工量を制御することで、規定値内に入るようにされている。MRヘッドでは、このMR素子高さによって、再生出力が変化するため、MR素子高さがばらつくと、再生出力が変動する、あるいは規定の再生出力が得られず、不良品となるという問題が生じる。

#### [0004]

したがって、MRヘッドの再生出力変動を抑制し、かつ高い歩留りを得るためには、研磨加工工程においてMR素子高さを高精度に制御することが必要となる。例えば、面記録密度 4 G b i t / i n c h  $^2$  の場合には、MR素子高さの精度は $\pm$  0. 2  $\mu$  m程度が要求されており、さらに高密度化が進み、1 0 G b i t / i n c h  $^2$  の場合には、 $\pm$  0. 1 5  $\mu$  m程度が必要と予想されている。

#### [0005]

研磨加工において、MR素子高さを高精度化するためには、加工中にMR素子高さを高精度に測定することが重要になる。MR素子高さは現状 0.5~3μm 程度の寸法であるが、MR素子の上部にはデータ書き込み用の誘導形ヘッドが形成されているため、MR素子高さを光学的に直接測ることは困難である。

#### [0006]

このため、特開昭63-34713公報や特開平2-29913公報に記載されているように、MR素子とは別に測定用のマーカーを素子の形成工程において形成し、このマーカーを光学的に測定することで、間接的にMR素子高さ(研磨加工時の加工量)を求める方法が提案されている。しかし、この方法では、研磨加工中のインプロセス計測は困難である。

#### [0007]

そこで、インプロセスでの計測が可能な方法として、MR素子の抵抗値を測定し、MR素子高さに換算する方法がある。この方法には、特開平5-46945

公報に記載されているように、MR素子の抵抗値を直接測定し、MR素子高さに 換算する方法と、特開昭63-191570公報に記載されているように、MR 素子とは別に形成した素子(以下、抵抗検知素子(ELG素子、ELG:Electr ic Lapping Guide)と呼ぶ)の抵抗値を測定し、MR素子高さを算出する方法と がある。

## [0008]

このうち、前者のMR素子の抵抗値を直接測定する方法については、以下の課題が指摘されている。

- (1) MR素子は、スパッタリング、露光、イオンミリング等に代表される薄膜プロセスにより形成される。このプロセスによるMR素子の寸法精度としては、 $\pm 0$ .  $2 \mu$  m程度である。これに対し、MR素子の幅(トラック幅)は、0.  $8 \sim 2$ .  $0 \mu$  mと非常に狭いため、MR素子の抵抗値は、トラック幅のばらつきにより、抵抗値にばらつきが生じる。
- (2) MR膜をスパッタリングにより成膜する際、ウエハの中央部と端部とで膜厚ムラが生じる。そして、ウエハ内のMR素子の膜厚ムラは、個々のMR素子の抵抗値のばらつき要因となる。特に、近年では、MR素子の膜厚が薄くなっているため、膜厚ムラが増大する傾向にあり、その結果、抵抗値のばらつきも増大している。

すなわち、実MR素子の抵抗値は、トラック幅ばらつきと膜厚ムラとにより、 ばらつきが生じる。この抵抗値のばらつきは、MR素子高さ測定における誤差と なるため、測定精度劣化要因となる。

#### [0009]

これに対し、後者の抵抗検知素子の抵抗値を測定し、MR素子高さに換算する 方法には、以下の利点がある。

- (1) 抵抗検知素子では、トラック幅を任意に大きく( $10\sim500\,\mu\,\mathrm{m}$ )できるため、トラック幅が $\pm0$ .  $2\,\mu\,\mathrm{m}$ 程度ばらついても、抵抗値はほとんど変化しない。従って、トラック幅ばらつきの影響が小さい。
- (2)抵抗検知素子では、リファレンスパターン(基準抵抗)を用いることにより、抵抗検知素子の抵抗値からMR素子高さを算出する際に、膜厚ムラをキャ

ンセルすることが可能である。

[0010]

【発明が解決しようとする課題】

以上説明したように、抵抗検知素子を用いてMR素子高さを計測する方法においては、トラック幅ばらつきと膜厚ムラの影響を小さくすることができるため、 高い精度でのMR素子高さのインプロセス計測が可能になる。しかし、この方法 には、以下のような課題がある。

[0011]

抵抗検知素子及びMR素子はスパッタリング、露光、イオンミリング等に代表される薄膜プロセスで形成されるが、例えば、露光プロセスにおいて、レジスト膜厚むらや照度むらがあると、露光ばらつきとなり寸法変動が生じ、また、露光装置の像歪みによって配列誤差等が生じてしまう場合もある。抵抗検知素子を用いた測定では、実際のMR素子高さを直接測定しておらず、抵抗検知素子とMR素子が設計寸法・設計配列通りに形成されていることを大前提としている。従って、上記のように抵抗検知素子とMR素子の寸法がばらついた場合や位置ずれが生じた場合には、これらが総て測定誤差となり、最終的に研磨加工工程におけるMR素子高さばらつきになる。

[0012]

本発明の目的は、研磨加工中に抵抗検知素子の抵抗値を測定し、MR素子高さに換算するインプロセスMR素子高さ計測法において、誤差要因となる抵抗検知素子とMR素子の寸法ばらつきと位置ずれを測定する方法及びその装置、並びに、本方法及び装置を用いてMR素子形成プロセスをモニタリングし、プロセスの不具合を早期に発見し、膜付け装置や露光装置のパラメータを修正する方法を提供することにある。

[0013]

【課題を解決するための手段】

上記目的を達成するために、本発明による薄膜磁気ヘッド寸法・配列測定方法 は、光源から発せられた波長300nm台以下、好ましくは波長200nm台の 光で、基板上に形成された磁気抵抗効果素子と研磨加工用抵抗検知素子を照明し

、該素子からの反射光を結像して画像を形成して、該画像を光電変換して画像信号に変換し、該画像信号から上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子の幾何学的情報を求めるものである。

#### [0014]

また、本発明においては、上記光は、波長248ヵm、または波長266ヵm 、または波長213ヵmとするものである。

また、本発明においては、上記幾何学的情報は、素子寸法、あるいは素子配列 誤差を含むものとするものである。

また、本発明においては、上記磁気抵抗効果素子と上記研磨加工用抵抗検知素 子は端面保護膜で覆われた構造とされるものである。

#### [0015]

また、上記目的を達成するために、本発明による薄膜磁気ヘッド寸法・配列測定方法は、光源から発せられた波長300台nm以下、好ましくは波長200nm台の光で、基板上に形成された磁気抵抗効果素子と研磨加工用抵抗検知素子を照明し、該素子からの反射光を参照光と干渉させ、生じた干渉光を結像して画像を形成して、該画像を光電変換して画像信号に変換し、該画像信号から上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子の幾何学的情報を求めるものである

#### [0016]

また、上記目的を達成するために、本発明による薄膜磁気ヘッド寸法・配列測定装置は、光源と、該光源からの波長300nm台以下、好ましくは波長200nm台の光で、基板上に形成された磁気抵抗効果素子と研磨加工用抵抗検知素子を照明する照明手段と、該素子からの反射光を結像する結像手段と、該結像手段で得られた画像を画像信号に光電変換する撮像手段と、上記画像信号から上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子の幾何学的情報を求める幾何学的情報検出手段とを、具備している。

#### [0017]

また、上記目的を達成するために、本発明による薄膜磁気ヘッド寸法・配列測 定装置は、光源と、該光源からの波長300nm台以下、好ましくは波長200 n m台の光で、基板上に形成された磁気抵抗効果素子と研磨加工用抵抗検知素子を照明する照明手段と、上記素子からの反射光を参照光と干渉させ干渉光を生じさせる干渉手段と、上記干渉光を結像する結像手段と、該結像手段で得られた画像を画像信号に光電変換する撮像手段と、上記画像信号から上記磁気抵抗効果素子と上記研磨加工用抵抗検知素子の幾何学的情報を求める幾何学的情報検出手段とを、具備している。

[0018]

#### 【発明の実施の形態】

以下、本発明の実施の形態を、図面を用いて詳細に説明する。

まず、本発明の実施形態の説明に先立ち、研磨加工工程でMR素子の寸法ばら つきが生じる原因について説明する。

[0019]

図1、図2は、MR素子及び抵抗検知素子形成工程、研磨加工工程を示す図である。図2の(a)に示すように、セラミックスのウェハ1上に、MR素子3とこれを挟み込むようにその両側に抵抗検知素子4が、スパッタリング、露光、イオンミリング等に代表される薄膜プロセスで、複数個帯状に形成される。形成された複数個の素子は帯状に切断され、ウェハ1から切り出される。これをローバー2と呼ぶ。1つのローバー2内には、例えば30個のMR素子3と31個の抵抗検知素子4が形成される。図1に示す例では、4本のローバー2を1つの単位Uとして、一括露光により各素子がパターン形成される。

[0020]

図2の(a)に示すように、切り出されたローバー2を矢印の方向から研磨加工することで、30個のMR素子3を一括研磨して、図2の(c)に示すように、浮上面80にMR素子3を露出させると共に、総てのMR素子高さh<sub>MR</sub>を所望の寸法に制御し、かつ、浮上面80を所定の形状と所定の表面粗さに加工する。

[0021]

ここで、MRへッドでは、MR素子高さ $h_{MR}$ によって再生出力が変化するため、MR素子高さ $h_{MR}$ がばらつくと、再生出力が変動する、あるいは規定の再生出力が得られず、不良品となるという問題が生じる。したがって、MRへッドの再

生出力変動を抑制し、かつ高い歩留りを得るためには、研磨加工中にMR素子高さh<sub>MR</sub>を測定し、研磨量を総てのMR素子について高精度に制御することが必要となる。

#### [0022]

これを実現するために、MR素子3の近傍に同一プロセスで形成した抵抗検知素子 (ELG) 4を用いる。すなわち、図2の(a)において、各抵抗検知素子4の電極5から電流を供給し、研磨による抵抗値の変化を各抵抗検知素子4について測定し、この抵抗値からMR素子高さ $h_{MR}$ を求め、抵抗値、すなわち、MR素子高さ $h_{MR}$ が均一になるように、図2の(b)に示すように、ローバー2を曲げて研磨加重を制御し、抵抗検知素子4の各位置6の配列曲線7が直線になるようにする。

#### [0023]

この方法は、MR素子3間での寸法、配列誤差、抵抗検知素子4間での寸法、配列誤差、あるいは両素子3、4間での寸法、配列誤差が、目標寸法精度、例えば±0.2~0.15μmに比べ、その十分の一程度、すなわち20~15nm程度であることが大前提となっている。抵抗検知素子4及びMR素子3は、スパッタリング、露光、イオンミリング等の同一薄膜プロセスおよび同一露光マスクを用いて形成されるが、例えば、露光プロセスにおいて、露光装置に像歪や照度むらがあったり、あるいはレジスト塗布むら等があると、図2の(a)に示すように、抵抗検知素子4の配列曲線7に対し、MR素子3の配列がずれたものとなったり、あるいは、同図に示すように、MR素子3間あるいは抵抗検知素子4間で素子高さの寸法誤差が生じてしまう。この状態で、図2の(b)に示すように、抵抗検知素子4の抵抗値が均一になるように、ローバーを曲げて(配列曲線7が直線になるように)研磨加重を制御して研磨加工を行うと、図2の(c)に示すように、研磨後のMR素子高さhMRが大きくばらついてしまう。

#### [0024]

そこで、本発明では、上記研磨加工法において誤差要因となるMR素子及び抵抗検知素子の寸法ばらつきと、両者の配列誤差を、ウェハ1上にMR素子3及び抵抗検知素子4が形成された直後に測定することにより、MR素子形成プロセス

をモニタリングし、プロセスの不具合を早期に発見し、プロセスパラメータを修正することを目的とする。以下、本発明の実施形態の詳細を、図3~図16に基づいて説明する。

[0025]

まず、本発明の第1実施形態を、図3~図11に基づいて説明する。

図5は、測定対象の1つであるMR素子3とその両側の電極49a及び49bを示したものである。図6の(a)は、図5におけるa-a部の断面構造を示し、図6の(b)は同じくb-b断面構造を示したものである。また、図7は、もう1つの測定対象である抵抗検知素子4と電極部5を示したものである。

[0026]

面記録密度が $10Gbit/inch^2$ を超えると、狭トラック化が一層進み、図5に示すMR素子3のトラック幅 $W_t$ は $0.5\mu$ m以下となり、また素子高さ $h_{MR}$ の精度は $\pm 0.15\mu$ m程度が必要と予想されている。上記研磨加工法の原理より、この精度を確保するには、図5におけるMR素子高さ $h_{MR}$ とトラック幅 $W_t$ 、図7における抵抗検知素子高さ $h_{ELG}$ の各寸法と、MR素子間の配列誤差、抵抗検知素子間の配列誤差、及び両素子間の相対配列誤差を $\pm 0.15\mu$ m程度に抑える必要がある。従って、本発明に要求される測定精度も、この $\pm 0.15\mu$ m程度の寸法ばらつきと配列誤差を測定できうるものが要求される。

[0027]

ここで、通常の可視光、例えば波長 $0.5\mu$ m程度の光を用いた場合、光学系のNA(Numerical Aperture:開口数)を0.9とすると、理論解像度( $0.61\times$ 波長/NA)は約 $0.34\mu$ mとなり、上記トラック幅 $W_t=0.5\mu$ mはほぼ解像限界となってしまう。このような解像限界付近で得られる画像から、トラック幅 $W_t$ を高精度に測定することはもちろんのこと、 $\pm 0.15\mu$ mのばらつきをもつMR素子高さ $h_{MR}$ や抵抗検知素子高さ $h_{ELG}$ を高精度に測定することは、極めて困難である。 $\pm 0.15\mu$ mの寸法ばらつきや配列誤差を測定するには、ほぼ同程度の解像度が必要である。

[0028]

ところで、図6の(a)に示すように、MR素子3の電極方向の端面3a及び

3 b は、電極 4 9 a 及  $\overline{v}$  4 9 b で 覆われて、そのまま大気中に露出しない構造となっている。一方、図 6 の (b) に示すように、素子高さ  $h_{MR}$  方向の端面 3 c 及  $\overline{v}$  3 d は、そのままでは大気中に露出され腐食する可能性があるため、一般に、数十 n m程度の透明セラミックス薄膜 5 1 a 及  $\overline{v}$  5 1 b で 覆い、これを端面保護膜としている。図 5 0 5 0 a 及  $\overline{v}$  5 0 b は、この透明端面保護膜の境界を示している。上記 0.1 5  $\mu$  m程度の解像度を得るために、例えば、SEM (Scanning Electron Microscope) やAFM (Atomic Force Microscope )を使用した場合、得られる検出信号は端面保護膜の表面形状を捉えたものとなり、その下部の端面 3 c 及  $\overline{v}$  3 d を捉えることは不可能である。

[0029]

本発明はこのような測定対象の制約を鑑みて創案されたものである。図3は、本発明の第1実施形態に係るMR素子・抵抗検知素子の寸法・配列計測装置(以下、MR・ELGの寸法・配列計測装置と略す)の構成を示すものである。

[0030]

本装置は、測定光学系101、自動焦点系201、画像信号処理・制御系30 1、ステージ系401からなる。

[0031]

本装置の大きな特徴は、上記で述べた端面保護膜を通しての画像計測を実現し、かつ、 $\pm$ 0.  $15\mu$ m程度の寸法ばらつき及び配列誤差を測定可能とするため、素子パターンの検出に、波長248nmのDUV (Deep Ultraviolet) 光とNA0. 9のDUV対応対物レンズを用いていることにある。この場合の理論解像度は0.  $17\mu$ mとなり、上記0.  $5\mu$ m程度のトラック幅 $W_t$  の測定はもちろんのこと、 $\pm$ 0.  $15\mu$ m程度のMR素子高さ $h_{MR}$ や抵抗検知素子高さ $h_{ELG}$ の寸法ばらつきの測定、並びにMR素子及び抵抗検知素子の配列誤差の計測も可能となる。

[0032]

ステージ系401は、ローバーの長さ、例えば50mmの範囲内での真直度が 10nm程度の高精度Xステージ28xとYステージ28y、θステージ29、 及びストローク50μmの範囲での真直度が10nm程度の高精度Zステージ3 0からなり、Zステージ30上の真空チャック(図示せず)上にウェハ1が載置 される。載置後、ローバーの方向(紙面と平行)とXステージ28xの走査方向 (紙面と平行)とが平行となるよう、θステージ29を回転調整する。

[0033]

測定光学系101では、DUV光源21から発した波長248nmのDUV光22で、DUV対応リレーレンズ23、及びNA0.9のDUV対応対物レンズ26により、ウェハ1上の素子部を落射照明する。なお、ビームスプリッタ24は、照明・検出光分離用であり、ダイクロイックミラー25は、DUV光22と波長750nmの自動焦点用レーザ光33を分離するためのものである。ウェハ1上の素子部からの反射光は、DUV対物レンズ26及びDUV結像レンズ37により、CCD固体撮像素子38上に結像する。CCD固体撮像素子38の画素サイズは、±0.15μm程度以下の寸法・配列を計測することを考慮し、ウェハ上で約20nmとした。

[0034]

画像信号処理・制御系301では、CCD固体撮像素子38からの画像信号をAD変換器39でディジタル信号に変換した後、計算機40に入力する。計算機40では、予めメモリ43に格納しておいたウェハ上のMR素子、抵抗検知素子の設計配列データをもとに、ステージドライバ31を介して、Xステージ28x及びYステージ28yをステップ・アンド・リピート走査制御する。そして、図2に示すようなローバー(ウェハ1上のローバーの領域)に沿って、Xステージ28xの移動→停止→MR素子画像入力→移動→停止→抵抗検知素子画像入力→移動→停止→抵抗検知素子画像入力が終了すると、Yステージ28yを走査し、他のローバー位置に移動し、再びXステージ28xを移動しつつ測定を繰り返し行う。

[0035]

測定光学系101の焦点深度は、波長248nm、DUV対応対物レンズ26のNAO. 9より、 $\pm0.15$   $\mu$ mとなり、画像入力の際は高精度な焦点合せが不可欠である。そこで、本実施形態では、自動焦点系201によりこの焦点合せを行う。半導体レーザ32から出射された波長780nmの平行ビーム33を、

ダイクロイックミラー25で反射させ、DUV対応対物レンズ26の瞳の周辺部に入射させ、ウェハ1上に斜め方向から集光して照射する。反射光は斜め方向から対物レンズ26に入射し、平行ビーム48として2分割ホトダイオードセンサ34に入射する。2分割ホトダイオードセンサ34は2つの受光部34a、34bからなり、各受光部からの出力信号を差分回路35に入力し、差分信号を計算機40に送る。ウェハ1上の被測定素子パターンがCCD固体撮像素子38に対し合焦点状態にある時、この差分信号が0になるよう、センサ34の位置を微調整しておく。図3に示すように、ステージ高さあるいは被測定素子パターンの高さが変化すると、ウェハ1からの反射ビーム48の位置が変化するため、差分回路35からの出力が増減する。この差分出力が常に0になるように、計算機40からの制御信号に基づいてZステージ30を微動して、合焦点状態を維持する。

[0036]

図4は、ダイクロイックミラー25の分光透過率特性を示したものである。画像計測に用いる波長248nmのDUV光は90%以上透過し、自動焦点に用いる波長780nmのレーザ光は95%程度反射する。なお、本測定光学系101は両テレセントリック光学系で構成されており、焦点位置のわずかなずれに対し、倍率誤差が少ない構成となっている。なお、自動焦点合わせは、検出画像そのもののパターンのコントラストを算出し、これが最大となるようにZステージ30を微調する方式でもかまわない。

[0037]

計算機40では、素子画像入力後、隣接素子へのステージ移動時に、検出画像より各寸法の計測を行う。上記図5はMR素子3の検出画像47を示したものでもある。b-b部、すなわち素子高さ $h_{MR}$ 方向の画像信号45を、図8の(a)に示す。この信号に対し、例えば1次微分を施すと、図8の(b)に示す微分波形46が得られる。ゼロクロス位置 $h_1$ 及び $h_2$ を求め、 $|h_1-h_2|$ よりMR素子高さ $h_{MR}$ が得られる。図5におけるトラック幅 $W_t$ 、図7における抵抗検知素子高さ $h_{ELG}$ も同様に求められる。

[0038]

図9は、Xステージ28xの真直度を基準として、すなわち走査方向の軌跡を

基準として、MR素子と抵抗検知素子の相対配列誤差の計測例を示したものである。左の検出画像81より、画像下端部81aから抵抗検知素子85の上端部85aまでの距離S<sub>ELG</sub>を測定した後、Xステージ28×を移動し、MR素子90の画像82を検出する。同様に、画像下端部82aからMR素子90の上端部90aまでの距離S<sub>MR</sub>を測定した後、再びXステージ28×を移動し、抵抗検知素子86の画像83を検出する。同様に、画像下端部83aから抵抗検知素子86の上端部86aまでの距離S<sub>ELG</sub>を測定する。以上の測定を1ローバー分、繰り返し行う。つまり、この測定では検出画像の下端部を基準とし、下端部から各素子の上端部までの距離を配列測定値とする。

#### [0039]

図10は、図1に示すウェハ1上のローバー2aについて、MR素子高さ $h_{MR}$ と抵抗検知素子高さ $h_{ELG}$ を測定した結果である。黒丸プロット8aがMR素子高さ $h_{MR}$ を、黒正方形プロット9aが抵抗検知素子高さ $h_{ELG}$ を表す。破線10aは設計値4. $7\mu$ mを示しており、両素子の測定値はいずれも設計値を上回っていることが判る。また、MR素子高さ $h_{MR}$ に認められる2つの大きなうねりは、露光装置の照度むらに起因したものと思われる。

#### [0040]

図11は、同様に、図1に示すウェハ1上のローバー2aについて、MR素子と抵抗検知素子の配列を測定した結果である。黒丸プロット8bがMR素子の配列を、黒正方形プロット9bが抵抗検知素子の配列を表す。破線10bで示す抵抗検知素子の配列平均値を0とし、それに対する相対値としてMR素子の配列をプロットしている。両素子に認められるうねりは、露光装置の照度むらや像歪によるものと思われる。

#### [0041]

本実施形態では、図10や図11に示す測定結果、あるいは、露光領域内やウェハ全面での寸法ばらつき、配列誤差の2次元分布を、ディスプレイ41に表示し、寸法ばらつきや配列誤差が規定値を超える場合には、該当するローバー、ウェハを加工研磨工程に流さないようにする、あるいは、素子形成工程の露光装置、レジスト塗布装置、膜付け装置等のメンテナンス指示を出し、不具合を早期に



発見し、照度むらを小さくする、膜厚を微調整する等のプロセスパラメータの修正といったプロセス管理・制御に適用することも十分可能である。また、測定データはメモリ42に格納され、長期にわたっての寸法変動や配列誤差変動のモニタリング、解析に活用することも可能である。

#### [0042]

ここで本実施形態では、DUV光源は、水銀ーキセノンランプと透過中心波長248nmの干渉フィルタの組合せとしたが、半導体励起YAGレーザの第4高調波、すなわち波長266nm、あるいは第5高調波、すなわち波長213nm、あるいは第3高調波、すなわち波長355nmの光を用いることも可能である。ArFエキシマレーザ(波長193nm)やKrFエキシマレーザ(波長248nm)を用いることも可能である。また、水銀ランプのi線(波長365nm)を用いることも可能である。また、本実施形態では、素子配列の計測の基準はあくまでXステージ28xの走査軌跡(真直度プロファイル)としたが、さらに測定精度を向上させるために、温度管理されたレーザ測長器や静電容量センサ等によりステージ変位を常時測定し、その変位量で検出画像の基準位置を補正することも可能である。また、レーザ測長器を用いる際は、測定用ミラーを真空チャック上に、参照ミラーを対物レンズ26に設置することにより、常に測定光学系101とウェハ1との相対変位を測定することが可能となり、より高精度な配列の計測が可能である。また、あらかじめXステージ28xの真直度のプロファイルを測定しておき、測定データに基づいて測定画像を補正することも可能である

#### [0043]

以上のように本実施形態によれば、トラック幅W<sub>t</sub>が0.5μm以下の微細なMR素子あるいは抵抗検知素子の各種寸法と配列誤差の計測が、端面保護膜が施された状態でも可能になり、素子形成工程の状況をインプロセスでモニタリングすることが可能になる。これにより、プロセスの不具合を早期に発見し、プロセスパラメータを修正することにより不良製品の発生を低減し、歩留りを向上させることが可能となる。また、研磨加工工程での研磨加重の制御の際に、寸法・配列測定データに基づいて加重量を補正するフィードフォワード制御研磨加工を実

現することも可能である。

[0044]

次に、本発明の第2実施形態を、図12に基づいて説明する。図12は、本発明の第2実施形態に係るMR・ELGの寸法・配列計測装置の構成を示す図である。

[0045]

本装置は、測定光学系102、自動焦点系201、画像信号処理・制御系301、ステージ系401からなる。第1実施形態との大きな違いは、本実施形態においては、第1実施形態における測定光学系101に、画像検出用斜方照明系60a、60b(紙面に平行)、60c及び60d(紙面に垂直、図示せず)を搭載して、測定光学系102を構成した点にある。その他の自動焦点系201、画像信号処理・制御系301、ステージ系401の構成とその機能は、第1実施形態と同様であるので、説明を省略する。

[0046]

斜方照明系60a、60b、60c及び60dは、半導体励起YAGレーザの第4高調波発生器とビーム整形光学系からなり、波長266nmのビーム61a、61b(紙面に平行)、61c及び61d(紙面に垂直、図示せず)を出射し、ウェハ1上の素子部を4方向から斜方照明する。例えば、図6の(b)に示すウェハ1上のMR素子3の素子高さhMR方向の端面3c及び3dは、斜方照明系60c及び60dによって斜方照明され、段差部からの散乱光は、DUV対物レンズ26及びDUV結像レンズ37により、CCD固体撮像素子38上に結像する。以降の処理は第1実施形態と同様である。

[0047]

本実施形態によれば、第1実施形態と同様の効果が得られるだけでなく、MR 素子や抵抗検知素子の薄膜化が進み、10nmオーダのパターン段差となった場合でも、斜方照明による段差部での散乱光を検出することにより、高精度な寸法・配列計測が可能になるという効果を有する。なお、落射照明系は、ウェハの回転調整用のアライメントパターン検出や、段差の比較的大きい素子パターンの計測に活用する。また、本実施形態では、素子配列の計測の基準はあくまでXステ ージ28xの走査軌跡としたが、さらに測定精度を向上させるために、温度管理 されたレーザ測長器等によりステージ変位を測定し、その変位量で検出画像の基 準位置を補正することも可能である。

[0048]

次に、本発明の第3実施形態を、図13~図15に基づいて説明する。図13 は、本発明の第3実施形態に係るMR・ELGの寸法・配列計測装置の構成を示す図である。

[0049]

本装置は、測定光学系103、自動焦点系201、画像信号処理・制御系301、ステージ系401からなる。第1実施形態との大きな違いは、本実施形態においては、検出光路に位相差検出用位相変調素子62を付加して、位相差検出光学系として測定光学系103を構成した点にある。その他の自動焦点系201、画像信号処理・制御系301、ステージ系401の構成とその機能は、第1実施形態と同様であるので、説明を省略する。

[0050]

測定光学系103の詳細を図14に示す。DUV光源21から発した波長248nmのDUV光64を、DUV対応リレーレンズ23、及びNA0.9のDUV対応対物レンズ26により平行光にし、ウェハ1上の素子部を落射照明する。ビームスプリッタ24は、照明・検出光分離用である。対物レンズ26の像側焦点位置に位相変調素子62が設置されている。

[0051]

図15に示すように、位相変調素子62はDUV光を透過させる領域68と、中心部の1/4波長板63で構成されている。ウェハ1上の素子部からの反射光のうち、素子部全体からの直接反射光69はDUV対応対物レンズ26により、その像側焦点位置に集光し、この1/4波長板63を通ることにより、位相が1/4波長遅れた光67となる。一方、保護膜51a及び51bを透過した素子段差部3c、3dからの回折光65a及び65bは、位相変調素子62の透過領域68を通過し、この通過光66と、位相が1/4波長遅れた素子部全体からの直接反射光67とが干渉し、この干渉効果により、素子検出画像のコントラストが

増加する。つまり、素子部全体からの直接反射光67を参照光として用い、これと素子段差部からの回折光65a及び65bとを干渉させるわけである。この干渉光はCCD固体撮像素子38で撮像される。CCD固体撮像素子38以降の処理は第1実施形態と同様である。

#### [0052]

本実施形態によれば、第1実施形態と同様の効果が得られるだけでなく、第2 実施形態と同様、MR素子や抵抗検知素子の薄膜化が進み、10nmオーダのパターン段差となった場合でも、光干渉を利用することにより微小な段差での位相差を干渉光の強度変化として検出できるため、高いコントラストで画像検出ができ、高精度な寸法・配列計測が可能になるという効果を有する。なお、本記実施形態では、素子配列の計測の基準はあくまでXステージ28×の走査軌跡としたが、さらに測定精度を向上させるために、温度管理されたレーザ測長器等によりステージ変位を測定し、その変位量で検出画像の基準位置を補正することも可能である。

#### [0053]

次に、本発明の第4実施形態を、図16に基づいて説明する。図16は、本発明の第4実施形態に係るMR・ELGの寸法・配列計測装置の構成を示す図である。

#### [0054]

本装置は、測定光学系104、自動焦点系201、画像信号処理・制御系301、ステージ系401からなる。第1実施形態との大きな違いは、測定光学系104をトワイマン・グリーン形干渉系として構成した点にある。その他の自動焦点系201、画像信号処理・制御系301、ステージ系401の構成とその機能は、第1実施形態と同様であるので、説明を省略する。

#### [0055]

DUV光源21から発した波長248nmのDUV光22を、DUV対応リレーレンズ23、及びNAO.9のDUV対応対物レンズ26により平行光にし、ウェハ1上の素子部を落射照明する。一方、ビームスプリッタ24を透過した光70を、同様にDUV対応対物レンズ26'により平行光にし、参照ミラー71

に照射する。ウェハ1上の素子部からの反射光と参照ミラー71からの反射光は同一の光路をもどり、ビームスプリッタ24で合成され、干渉する。この干渉光73はDUV結像レンズ37により、CCD固体撮像素子38上に結像する。以降の処理は第1実施形態と同様である。

#### [0056]

本実施形態においても、素子段差部での位相差が干渉光の強度変化となり、第3実施形態と同様、高いコントラストで画像検出ができる。干渉効果を最適化し、高いコントラストの干渉像が得られるよう、計算機40からの信号によりアクチュエータ72を駆動し、参照ミラー71のあおりと光軸方向の微調整を行う。

### [0057]

本実施形態では、DUV光源は、水銀ーキセノンランプと透過中心波長248 nmの干渉フィルタの組合せとしたが、半導体励起YAGレーザの第4高調波、すなわち波長266nmの光を用いることも可能である。また、本実施形態では、素子配列の計測の基準はあくまでXステージ28xの走査軌跡としたが、さらに測定精度を向上させるために、温度管理されたレーザ測長器等によりステージ変位を測定し、その変位量で検出画像の基準位置を補正することも可能である。

### [0058]

本実施形態によれば、第1実施形態と同様の効果が得られるだけでなく、第2、第3実施形態と同様、MR素子や抵抗検知素子の薄膜化が進み、10nmオーダのパターン段差となった場合でも、光干渉を利用することにより微小な段差での位相差を干渉光の強度変化として検出できるため、高いコントラストで画像検出ができ、高精度な寸法・配列計測が可能になるという効果を有する。また、DUV光は単色光である必要はなく、一定の波長幅を有する白色光であってもかまわない。その場合、ビームスプリッタ24からウェハ1までの光路長と、参照ミラー71までの光路長が一致するよう、参照ミラー71を光軸方向に微動することで、鮮明な干渉縞が得られる。Zステージ30を微動することで、パターンのトップ部とボトム部各々で鮮明な干渉縞が得られる。干渉縞の変化点からパターンの段差位置が得られる。

[0059]

なおまた、上記4つの実施形態では、測定対象をMR素子としたが、本発明はこれに限定されるものではなく、GMR素子(巨大磁気抵抗効果素子 GMR:Giant Magneto-resistive)にも適用可能であることは言うまでもない。さらに、本発明は、その基本形態から、薄膜磁気ヘッドのみに適用が限定されるわけではなく、半導体素子パターンの寸法・配列、あるいは、露光の際の重ね合わせ精度の測定にも、十分適用可能である。

[0060]

#### 【発明の効果】

以上のように本発明によれば、トラック幅W<sub>t</sub>が0.5μm以下の微細なMR素子、あるいは抵抗検知素子の各種寸法と配列誤差の高精度な計測が、端面保護膜が施された状態でも可能になり、素子形成工程の状況をインプロセスでモニタリングすることが可能になるという効果が得られる。また、これにより、プロセスの不具合を早期に発見し、プロセスパラメータを修正することにより、不良製品の発生を低減し、歩留りを向上させることが可能となるという効果が生まれる。また、研磨加工工程での研磨加重の制御の際に、寸法・配列測定データに基づいて加重量を補正するフィードフォワード制御研磨加工を実現することも可能になるという効果を有している。

#### 【図面の簡単な説明】

【図1】

ウェハ上のローバーの形成状態を示す図である。

【図2】

ローバー上でのMR素子及び抵抗検知素子の形成状態、研磨加工工程を示す図である。

【図3】

本発明の第1実施形態に係るMR・ELGの寸法・配列計測装置(MR素子・ 抵抗検知素子の寸法・配列計測装置)の構成を示す図である。

【図4】

ダイクロイックミラーの分光透過率特性を示す図である。

【図5】

測定対象のMR素子と電極部を示す図である。

【図6】

MR素子の断面構造を示す図である。

【図7】

測定対象の抵抗検知素子と電極部を示す図である。

【図8】

MR素子高さ方向の画像信号と微分波形を示す図である。

【図9】

MR素子と抵抗検知素子の相対配列誤差の計測例を示す図である。

【図10】

ウェハ上のローバーについて、MR素子高さと抵抗検知素子高さを測定した結果を示す図である。

【図11】

ウェハ上のローバーについて、MR素子と抵抗検知素子の配列を測定した結果を示す図である。

【図12】

本発明の第2実施形態に係るMR・ELGの寸法・配列計測装置の構成を示す 図である。

【図13】

本発明の第3実施形態に係るMR・ELGの寸法・配列計測装置の構成を示す 図である。

【図14】

本発明の第3実施形態における測定光学系の詳細を示す図である。

【図15】

本発明の第3実施形態における位相変調素子の構成を示す図である。

【図16】

本発明の第4実施形態に係るMR・ELGの寸法・配列計測装置の構成を示す 図である。

#### 【符号の説明】

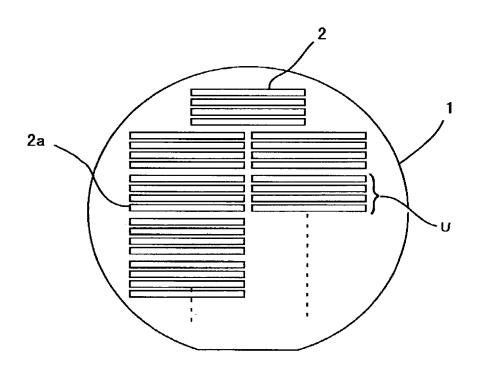
- 1 ウェハ
- 2 ローバー
- 3、90 MR素子
- 4、85、86 抵抗検知素子
- 5、49a、49b 電極
- 51a、51b 端面保護膜
- 21 DUV光源
- 24 ビームスプリッタ
- 25 ダイクロイックミラー
- 26、26' DUV対応対物レンズ
- 28x 高精度Xステージ
- 28y Yステージ
- 29 θステージ
- 30 髙精度乙ステージ
- 32 半導体レーザ
- 34 2分割ホトダイオードセンサ
- 35 差分回路
- **37** DUV結像レンズ
- 38 CCD固体撮像素子
- 40 計算機
- 41 ディスプレイ
- 42、43 メモリ
- 60a、60b、60c、60d 斜方照明系
- 62 位相変調素子
- 63 1/4波長板
- 71 参照ミラー
- 101、102、103、104 測定光学系
- 201 自動焦点系

- 301 画像信号処理・制御系
- 401 ステージ系

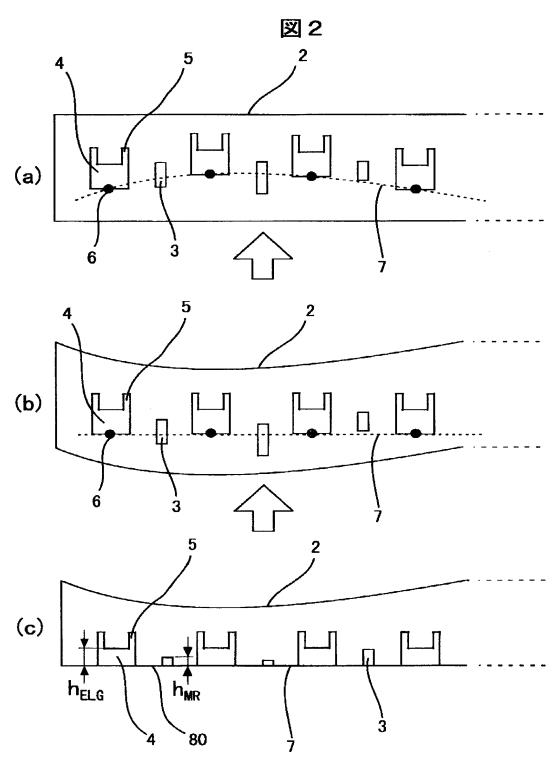
【書類名】 図面

【図1】

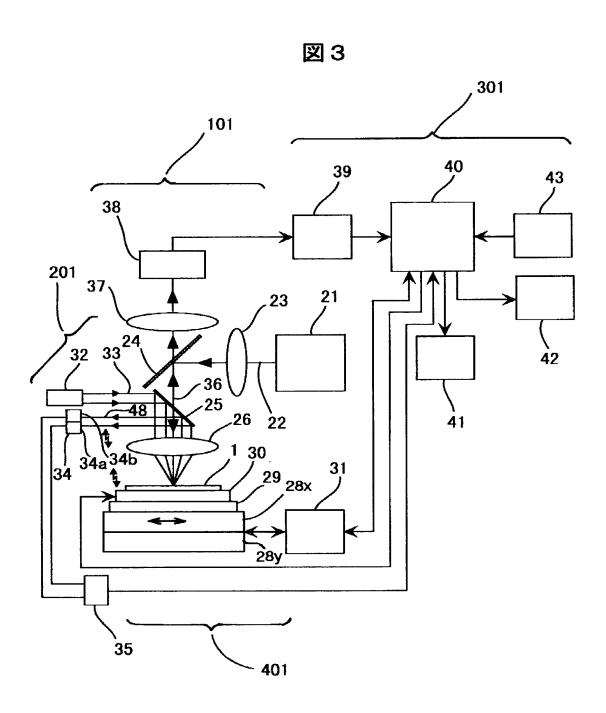




【図2】

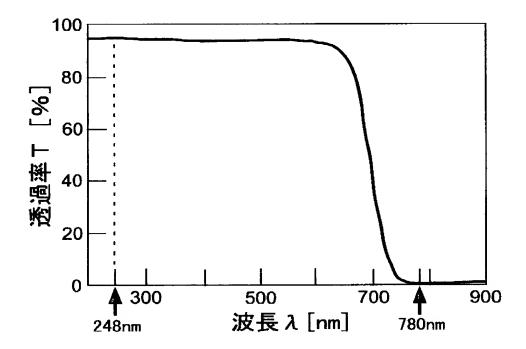


【図3】

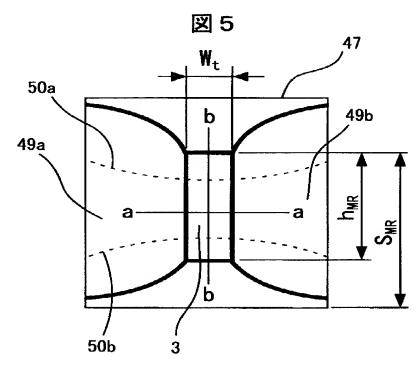


【図4】

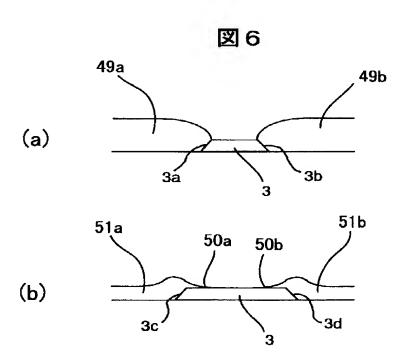
図 4



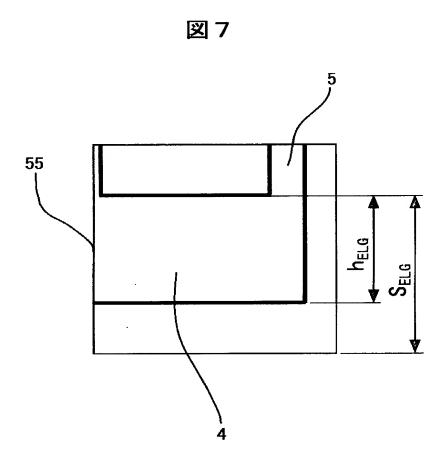
【図5】



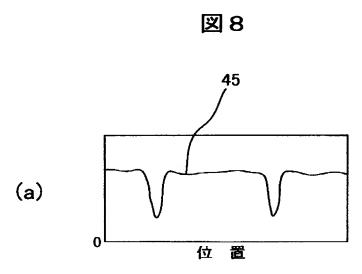
【図6】

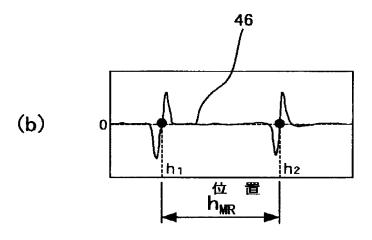


【図7】



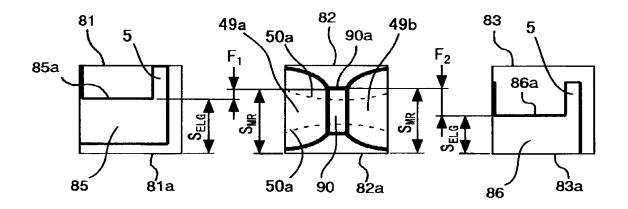
【図8】



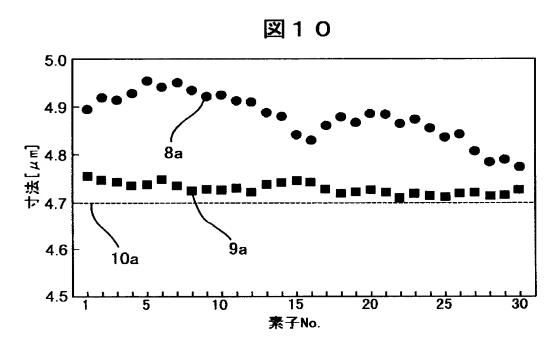


【図9】

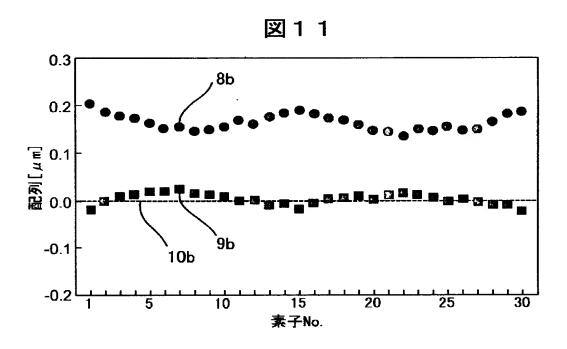
## 図 9



【図10】

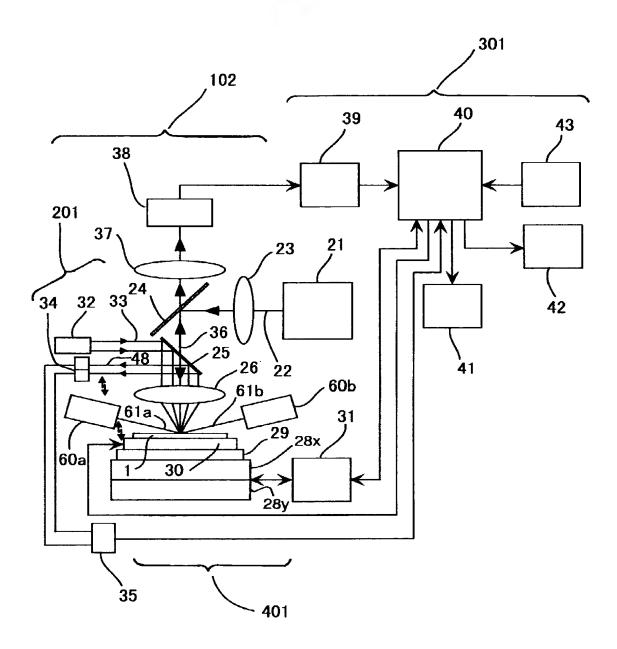


【図11】

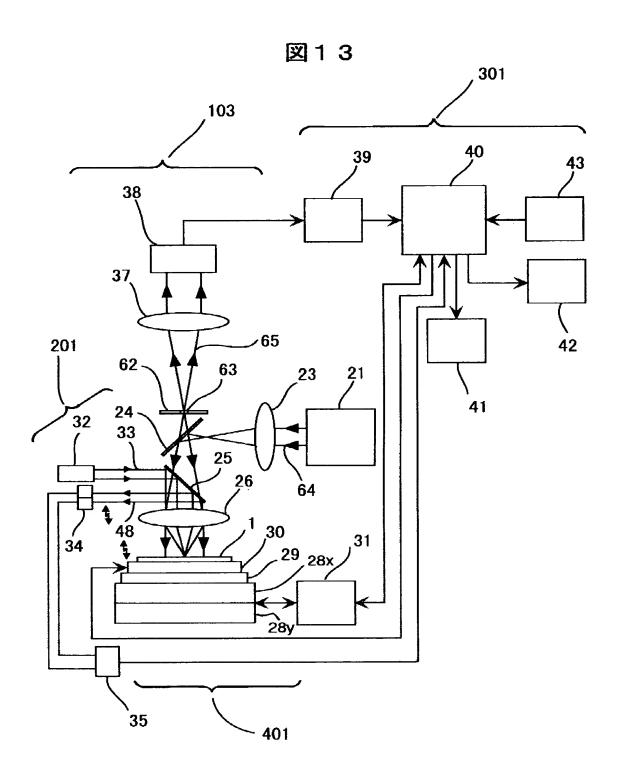


【図12】

図12

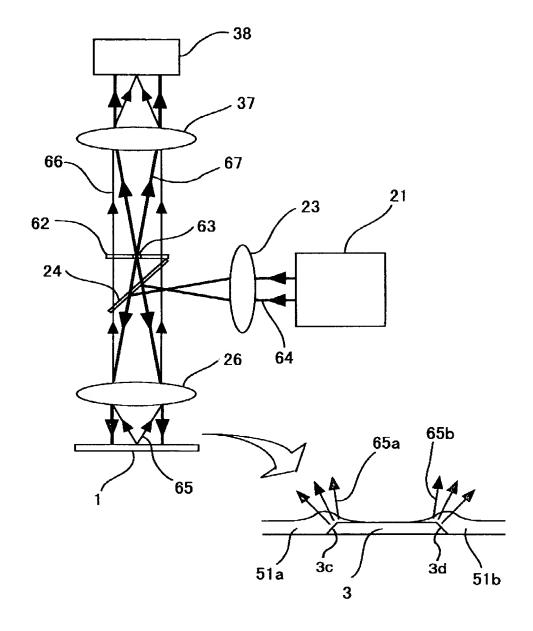


【図13】



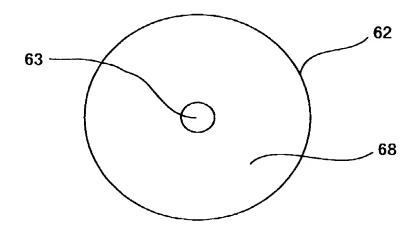
【図14】

図14

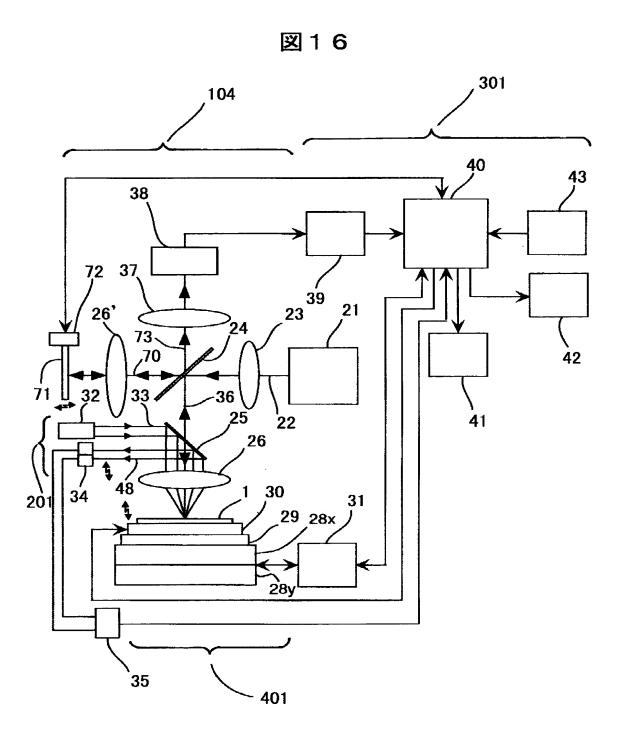


【図15】

## 図15



【図16】



【書類名】

要約書

【要約】

【課題】 研磨加工中に抵抗検知素子の抵抗値を測定し、MR素子高さに換算するインプロセスMR素子高さ計測法において、誤差要因となる抵抗検知素子とMR素子の寸法ばらつきと位置ずれを測定する手法を提供すること。

【解決手段】 波長200nm台のDUV光を用いた高NA光学系と、実効的な真直度10nmオーダのステージ系とを組合せ、さらに、DUV光及び高NAに対応可能な高精度な自動焦点系を用いることにより、高精度・高安定・高解像な画像計測が可能になり、端面保護膜に覆われたMR素子及び抵抗検知素子の寸法・配列誤差の高精度計測が可能となる。これにより、素子形成工程の状況をインプロセスでモニタリングすることが可能になる。

【選択図】

図 3

【書類名】

職権訂正データ

【訂正書類】

特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】

000005108

【住所又は居所】

東京都千代田区神田駿河台四丁目6番地

【氏名又は名称】

株式会社日立製作所

【代理人】

申請人

【識別番号】

100078134

【住所又は居所】

東京都港区西新橋1丁目6番13号 柏屋ビル 武

特許事務所

【氏名又は名称】

武 顕次郎

## 出願人履歴情報

識別番号

[000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地

氏 名 株式会社日立製作所